

DIALOG(R)File 347:JAPIO

(c) 2001 JPO & JAPIO. All rts. reserv.

03951225 \*\*Image available\*\*

**PLASMA PROCESSING SYSTEM**

PUB. NO.: **04-316325** [JP 4316325 A]

PUBLISHED: November 06, 1992 (19921106)

INVENTOR(s): WASHITANI AKIHIRO

NISHIMOTO AKIRA

APPLICANT(s): MITSUBISHI ELECTRIC CORP [000601] (A Japanese Company or Corporation), JP (Japan)

APPL. NO.: 03-110946 [JP 91110946]

FILED: April 15, 1991 (19910415)

INTL CLASS: [5] H01L-021/302

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components)

JAPIO KEYWORD:R004 (PLASMA)

JOURNAL: Section: E, Section No. 1339, Vol. 17, No. 150, Pg. 103,  
March 25, 1993 (19930325)

**ABSTRACT**

PURPOSE: To protect an upper electrode plate from being sputtered with plasma by covering the surface of the upper electrode plate, especially those having gas holes, completely with an alumina film.

CONSTITUTION: Tapered 7b, 7c gas blow out holes 7 are made through an upper electrode plate 3 and an insulating film 13 of alumina, for example, is applied upto the rear of the gas blow out hole 7.

DIALOG(R)File 352:Derwent WPI  
(c) 2001 Derwent Info Ltd. All rts. reserv.  
009292856 \*\*Image available\*\*  
WPI Acc No: 1992-420266/199251  
XRPX Acc No: N92-320605

Plasma processing appts. preventing sputtering of upper electrode material - has gas outlet hole in upper electrode plate tapered at both inner sides with alumina insulating layer covering inner sides of hole  
NoAbstract

Patent Assignee: MITSUBISHI ELECTRIC CORP (MITQ )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 4316325	A	19921106	JP 91110946	A	19910415	199251 B

Priority Applications (No Type Date); JP 91110946 A 19910415

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 4316325	A	3	H01L-021/302	

Title Terms: PLASMA; PROCESS; APPARATUS; PREVENT; SPUTTER; UPPER; ELECTRODE ; MATERIAL; GAS; OUTLET; HOLE; UPPER; ELECTRODE; PLATE; TAPER; INNER; SIDE; ALUMINA; INSULATE; LAYER; COVER; INNER; SIDE; HOLE; NOABSTRACT

Derwent Class: U11; V05

International Patent Class (Main): H01L-021/302

File Segment: EPI

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-316325

(43) 公開日 平成4年(1992)11月6日

(51) Int.Cl.<sup>5</sup>

H 01 L 21/302

識別記号

序内整理番号

B 7353-4M

F I

技術表示箇所

審査請求 未請求 請求項の数1(全3頁)

(21) 出願番号

特願平3-110946

(22) 出願日

平成3年(1991)4月15日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 鶴谷 明宏

伊丹市瑞原4丁目1番地 三菱電機株式会  
社北伊丹製作所内

(72) 発明者 西本 章

伊丹市瑞原4丁目1番地 三菱電機株式会  
社北伊丹製作所内

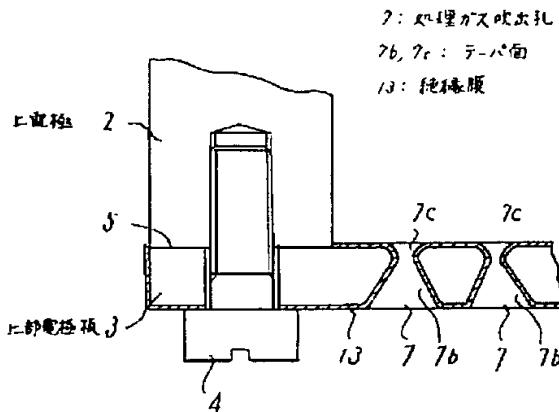
(74) 代理人 弁理士 村上 博 (外1名)

(54) 【発明の名称】 プラズマ処理装置

(57) 【要約】 (修正有)

【目的】 プラズマ処理装置で特にガス孔を有する上部電極板表面をアルミナ膜で完全に被覆し、上部電極板母材をプラズマによりスパッタされないようにする。

【構成】 上部電極板3にあけられたガス吹出孔7を両面からテープ状7b, 7cに形成し、アルミナなどの絶縁膜1が充分にこのガス吹出孔7の内部まで被覆されるようにしたものである。



1

## 【特許請求の範囲】

【請求項1】 高真空が維持できる処理室内に、処理ガス吹出孔を有する上部電極板と、基板を載置する下部電極を備え、上記上部電極板には通電面を除いてアルミナなどの絶縁膜を被覆するものにおいて、上記処理ガス吹出孔の形状を上部電極板の両面からテーパー状に形成し、吹出孔内面に真直面が小さい構造にしたことを特徴とするプラズマ処理装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 この発明は、プラズマ処理装置に係り、特に半導体素子基板をプラズマによりエッチング処理するのに好適なプラズマ処理装置に関するものである。

## 【0002】

【従来の技術】 図2は従来のプラズマ処理装置の概略断面図であり、まずこの図を用いて概略的なプラズマ処理について説明する。1は処理室で、高真空状態に保たれている。2は上電極で、その下面には上部電極板3が締付ネジ（材質はアルミナ等）4により締付固定され、導通面5により電気的に通電できる構造になっている。6は上電極2に設けられた処理ガス供給孔、7は上部電極板3にあけられた多数の処理ガス吹出孔である。8は上記上電極2と並行かつ一定間隔を保って配置された下電極で、その上に半導体ウエハ9を載置し、アルミナ等の絶縁物からなるウエハ押さえ10で圧力変動等により動かないようにしている。この下電極8には同軸ケーブル11を介して高周波電源12が接続されている。

【0003】 次に動作について説明する。上電極2を接地した状態で高周波電源12を印加すると、上電極2と下電極8との間にプラズマが生成され、これにより処理ガスのイオンが活性化され、半導体ウエハ9表面に到達し、反応生成物を発生させながら半導体ウエハ表面のパターンを垂直にエッチングしていく。

【0004】 ところでこの際、エッチングにより発生する反応生成物が処理室1内に堆積物として付着し、この堆積物が発塵源となるので、エッチング終了時に半導体ウエハ9のダミーを下電極8に載置し、クリーニング用の処理ガスをエッチング時と類似のシーケンスでプラズマを生成させ、処理室1内の堆積物を除去し（これをプラズマクリーニングという）、処理室1内をクリーンな状態にして、再び半導体ウエハ9のエッチングを行なうのが通常である。

【0005】 図3は上電極2と上部電極板3との取付状態を示す部分拡大断面図であり、Al, SUS等の導電体からなる上部電極板3の表面はプラズマに直接露呈しているので、高周波通電面を除いてアルミナ等の絶縁膜13を被覆し、プラズマによるスパッタを防いでいる。この絶縁膜13はアルミナ粒をプラズマ溶射法（詳細は省略）で形成されるが、処理ガス吹出孔7は垂直な形状の

2

ため、吹出孔内面7aにプラズマ溶射が回りきらず、このため充分に被覆されていない。

## 【0006】

【発明が解決しようとする課題】 以上のように従来のものでは、プラズマに直接露呈されている部分、この場合特に上部電極板3の処理ガス吹出孔7の内面については充分にアルミナ絶縁膜が被覆されず、従ってプラズマに露呈されると、プラズマ発生時にスパッタされ、このスパッタ物はプラズマ処理時に処理室内に付着した反応生成物の堆積物中に取りこまれてしまう。処理室内に付着した堆積物は、プラズマクリーニングにより除去されるが、しかし堆積物中に取りこまれたスパッタ物（例えばアルミニューム）は除去されずに残存し、これが発塵源となるという問題があった。

【0007】 この発明は上記のような問題点を解消するためになされたもので、上部電極板表面をアルミナ膜で完全に被覆し、装置の低発塵化を図ることを目的とする。

## 【0008】

【課題を解決するための手段】 この発明に係るプラズマ処理装置は、上部電極板の処理ガス吹出孔の形状を、両面からテーパ形状に形成して、吹出孔内面に真直面が小さい構造にする事により、垂直方向にとんでくるアルミナ粒を上部電極板の両面からプラズマ溶射したとき吹出孔内面にも充分に付着するようにしたものである。

## 【0009】

【作用】 この発明においては、ガス吹出孔の形状を両面からテーパ状に形成し、吹出孔内面に真直面が小さい構造にする事によりプラズマに直接露呈されているAl, SUS等の材質からなる上記電極板の表面はアルミナ膜で完全に被覆されるので、プラズマ発生中に上記電極板のAl, SUS等がスパッタされることなく、プラズマクリーニングによって除去できないスパッタ物が処理室内に付着した堆積物に取りこまれることがなくなる。このためプラズマクリーニング後の発塵源となる残存物が少くなり、発塵を防止できる。

## 【0010】

【実施例】 以下この発明の一実施例を図1により説明する。なおガス吹出孔7部分を除き全体のプラズマ処理装置は図2と同じ構造であるので説明は省略する。図1は図3に対応する図で、上部電極板3にあけられたガス吹出孔7は7a, 7bのように中へいくに従って狭い形で両面からテーパ状に形成され、アルミナの絶縁膜13が充分にガス吹出孔の内部まで被覆されるようにしている。5は導通面で上電極2とAl, SUS等からなる上部電極3材と電気的に導通している。

【0011】 この装置を用いてプラズマ処理を行なうと、上部電極3材のAl, SUS等がプラズマに直接露呈されないので、スパッタされることが少くなり、前述で説明したようにAl, SUS等のスパッタ物が処理室内に

3

付着した堆積物が取り込まれることがなくなり、プラズマクリーニング後の発塵源となる残存物が少なくなり、発塵が防止できる。

【0012】なお上記実施例では、並行平板のプラズマエッチャリング装置について説明したが、スパッタ装置、プラズマCVD装置にも適用できるのは当然である。

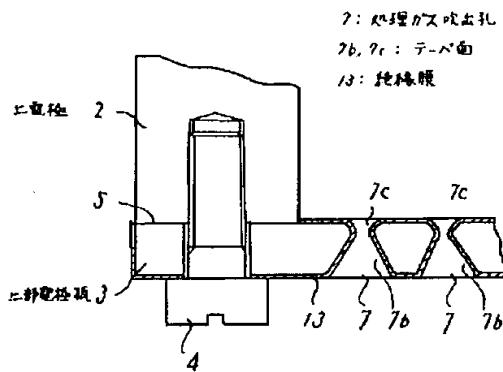
【0013】

【発明の効果】以上のようにこの発明によれば、簡単な構成にてプラズマクリーニング後の残存物を低減させることができ、従って低発塵化が達成され、半導体デバイスの歩留りの向上に寄与し得る効果がある。

【図面の簡単な説明】

【図1】この発明の一実施例を示すもので、上部電極を上電極に取付けた状態を示す部分拡大断面図である。

【図1】



4

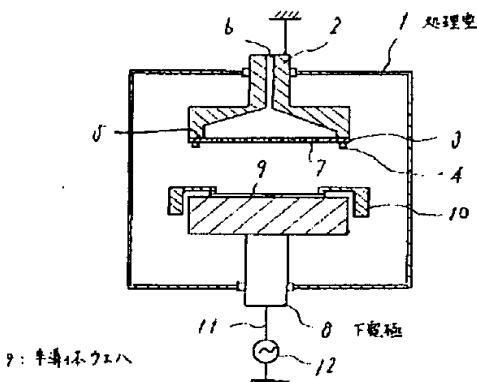
【図2】従来のプラズマ処理装置全体の概略的な断面図である。

【図3】従来例における上部電極板を上電極に取付けた状態を示す部分拡大断面図である。

【符号の説明】

1	処理室
2	上電極
3	上部電極板
7	処理ガス吹出孔
7b, 7c	テーパ面
10	下電極
13	半導体ウエハ
	絶縁膜

【図2】



【図3】

